

**SUBSTRATE WITH TRANSPARENT CONDUCTIVE LAYER AND PHOTOVOLTAIC ELEMENT**

Patent Number: JP11274539  
Publication date: 1999-10-08  
Inventor(s): TOKAWA MAKOTO  
Applicant(s): CANON INC  
Requested Patent: ☐ JP11274539  
Application Number: JP19990011290 19990120  
Priority Number(s):  
IPC Classification: H01L31/04  
EC Classification:  
Equivalents:

**Abstract**

**PROBLEM TO BE SOLVED:** To obtain a high photoelectric conversion photovoltaic element which can be produced at a high yield whereas at a low cost suited for the practical use, and the reliability is high and when used for a photosensor element.

**SOLUTION:** In the substrate having transparent conductive layers each composed of at least one layer laminated on a support substrate, the angle of inclination  $\arctan(df/dx)$  distribution with a sampling length  $dx$  ranging from 20-100 nm is a normal distribution having a kurtosis of -1.2 to 0.5 with center at 0 deg. and the standard deviation is set to 20-55 deg., provided that the distance from the support substrate of the transparent conductive layer is set (f).

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-274539

(43) 公開日 平成11年(1999)10月8日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 31/04

識別記号

F I

H 0 1 L 31/04

M

H

審査請求 未請求 請求項の数12 O L (全 19 頁)

(21) 出願番号 特願平11-11290

(22) 出願日 平成11年(1999)1月20日

(31) 優先権主張番号 特願平10-9193

(32) 優先日 平10(1998)1月21日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 東川 誠

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74) 代理人 弁理士 渡辺 敬介 (外1名)

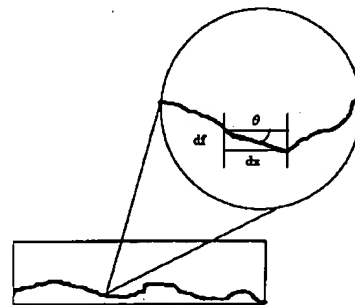
(54) 【発明の名称】 透明導電層付き基板及び光起電力素子

(57) 【要約】

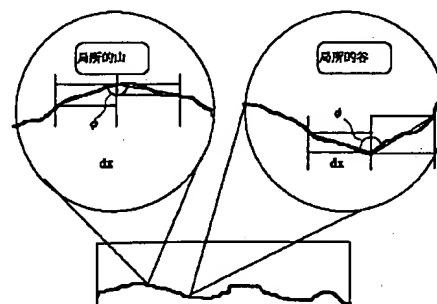
【課題】 実用に適した低いコストでありながら、高い歩留まりで生産でき、信頼性が高くかつ光起電力素子に用いた場合に光電変換効率の高い光起電力素子が得られる。

【解決手段】 支持基板上に少なくとも一層からなる透明導電層を積層した透明導電層付き基板において、透明導電層の表面の支持基板面からの距離を  $f$  とした時の、サンプリング長  $dx$  が  $20\text{nm} \sim 100\text{nm}$  の範囲における傾斜角  $\arctan(df/dx)$  の分布が、 $0^\circ$  を中心とした尖度  $-1.2 \sim 0.5$  の正規分布であり、標準偏差が  $20^\circ \sim 55^\circ$  である透明導電層付き基板及び該基板を用いた光起電力素子を提供する。

(a)



(b)



## 【特許請求の範囲】

【請求項1】 支持基板上に少なくとも一層からなる透明導電層を積層した透明導電層付き基板において、前記透明導電層の表面の支持基板面からの距離を $f$ とした時の、サンプリング長 $dx$ が $20\text{nm} \sim 100\text{nm}$ の範囲における傾斜角 $\arctan(df/dx)$ の分布が、 $0^\circ$ を中心とした尖度 $-1.2 \sim 0.5$ の正規分布であり、標準偏差が $20^\circ \sim 55^\circ$ であることを特徴とする透明導電層付き基板。

【請求項2】 前記範囲における局所的谷のなす角の分布の平均値が $170^\circ \sim 110^\circ$ であることを特徴とする請求項1に記載の透明導電層付き基板。

【請求項3】 前記範囲における局所的山のなす角の分布の平均値が $170^\circ \sim 100^\circ$ であることを特徴とする請求項1に記載の透明導電層付き基板。

【請求項4】 前記透明導電層が、アルミニウム、亜鉛、スズ、インジウム、チタン、タンタルの酸化物、窒化物、または硫化物及びこれらの複合化合物より選ばれる少なくとも1種を含有することを特徴とする請求項1～3に記載の透明導電層付き基板。

【請求項5】 前記透明導電層の導電率が $10^{-8} (1/\Omega\text{cm}) \sim 10^{-2} (1/\Omega\text{cm})$ であることを特徴とする請求項1～4に記載の透明導電層付き基板。

【請求項6】 前記透明導電層が耐食性向上材を含有することを特徴とする請求項1～5に記載の透明導電層付き基板。

【請求項7】 前記支持基板と前記透明導電層との間に金属層を有することを特徴とする請求項1～6に記載の透明導電層付き基板。

【請求項8】 金属層の透明導電層と接する面の支持基板面からの距離を $f_m$ とした時の、サンプリング長 $dx$ が $20\text{nm} \sim 100\text{nm}$ の範囲における傾斜角 $\arctan(df_m/dx)$ の分布が、 $0^\circ$ を中心とした尖度 $-1.0 \sim 0.5$ の正規分布であり、標準偏差が $5^\circ \sim 20^\circ$ であることを特徴とする請求項7に記載の透明導電層付き基板。

【請求項9】 金属層が、金、銀、銅、アルミニウム、マグネシウム及びこれらの合金より選ばれる少なくとも1種を含有することを特徴とする請求項7又は8に記載の透明導電層付き基板。

【請求項10】 請求項1～9のいずれかに記載の透明導電層付き基板上に少なくとも一層からなる半導体層を積層したことを特徴とする光起電力素子。

【請求項11】 前記半導体層が非単結晶シリコン系半導体からなることを特徴とする請求項10に記載の光起電力素子。

【請求項12】 前記非単結晶シリコン系半導体が微結晶相を含有する層を含むことを特徴とする請求項11に記載の光起電力素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、透明導電層付き基板に関し、特に光閉じ込め効果により、光電変換効率を向上させつつ、製造工程における歩留まりおよび耐候性、耐久性等の信頼性を向上させることができる透明導電層付き基板とそれを用いた光起電力素子に関する。該光起電力素子は太陽電池、フォトダイオード、電子写真感光体等に利用されるものである。

## 【0002】

【従来の技術】光を電気エネルギーに変換する光起電力素子は、太陽電池として電卓、腕時計など民生用の小電力電源として広く応用されており、また、将来、石油、石炭などのいわゆる化石燃料の代替用電力として実用化可能な技術として注目されている。また、センサーとして、Fax、スキャナー等に用いられ、複写機等の電子写真感光体ドラムに用いられている。光起電力素子は、半導体のpn接合の光起電力や半導体の光電変換を利用した技術であり、シリコンなどの半導体に光を吸収させ電子と正孔の光キャリアーを生成させ、該光キャリアーをpn接合部の内部電界に依りドリフトさせ、外部に取り出すものである。

【0003】従来、最も一般的に用いられてきた光起電力素子は、単結晶シリコンを材料に用いたものであった。この様な光起電力素子の作製方法は、通常の半導体プロセスとほぼ同様のプロセスを用いることにより製造することができる。具体的には、CZ法などの結晶成長法によりp型、あるいはn型に価電子制御したシリコンの単結晶を作製し、該単結晶をスライスして約 $300\mu\text{m}$ の厚みのシリコンウエハーを作る。さらにウエハー表面に前記ウエハーの導電型と反対の導電型となるように価電子制御剤を拡散などの適当な手段を用いて、異種の導電性の層を形成することでpn接合を作るものである。

【0004】ところで、このような単結晶シリコンを用いた光起電力素子は、シリコンウエハーを作るコストが高くつくこと、また半導体プロセスを用いるため製造プロセスのコストも高いことから、生産コストは高いものとなっており、単位発電量に対する生産コストが既存の発電方法に比べて割高になってしまい、これを電力用に使用できるレベルに下げるとは困難であると考えられている。

【0005】そこで、光起電力素子の電力用としての実用化を進めるに当たって、低コスト化及び大面積化が重要な技術的課題であると認識され、コストの安い材料、変換効率の高い材料などの材料の探求が行われてきた。

【0006】このような光起電力素子の材料としては、非晶質シリコン、非晶質シリコンゲルマニウム、非晶質炭化珪素などのテトラヘドラル系の非晶質半導体あるいは多結晶半導体、あるいはCdS、 $\text{Cu}_2\text{S}$ などのII-VI族やGaAs、GaAlAsなどのIII-V族

の化合物半導体等が挙げられる。とりわけ、非晶質半導体や多結晶半導体を光起電力発生層に用いた薄膜光起電力素子は、単結晶シリコンを用いた光起電力素子に比較して大面積の膜が作製できることや、膜厚が薄くて済むこと、任意の支持基板材料に堆積できることなどの長所があり有望視されている。

【0007】しかしながら、上記薄膜光起電力素子では、単結晶シリコンを用いた光起電力素子なみの光電変換効率は得られておらず、電力用素子として実用化するためには、光電変換効率の向上と信頼性の向上が検討課題となっていた。

【0008】そこで、薄膜光起電力素子の光電変換効率の向上の手段として、様々な方法が検討されてきた。

【0009】薄膜光起電力素子の光電変換効率を向上させる重要な課題の一つとして、薄膜の半導体層での光吸収を増大させ、短絡電流( $J_{sc}$ )を増大させるということがある。低コスト化のために半導体層を薄膜化すれば、バルクの半導体に比べて光吸収が減少するからである。薄膜半導体層での光吸収を増大させる技術としていくつかの技術が検討されている。

【0010】その一つとして、光起電力素子の光入射側と反対に、Ag、Al、Cu、Auなどの高い反射率を有する金属膜による反射層(裏面電極でもある)を形成する技術が知られている。この技術は、キャリアを生成する半導体層を透過した光を、反射層で反射してやることによって、再び半導体層で吸収させて、薄膜半導体層での光吸収を増大させ、出力電流を増大させて光電変換効率を向上させようとしたものである。

【0011】一方、裏面電極と半導体層の間に透明導電性薄膜を介在させることにより基板表面性を向上させる方法が、特昭59-43101号公報及び特昭60-41878号公報に開示されている。これらの公報では、裏面電極と半導体層の間に透明導電性薄膜を介在させることによる効果として、裏面電極の平坦性の向上、あるいは半導体層の密着性の向上、あるいは裏面電極の金属と半導体層の合金化の防止などが挙げられている。

【0012】また、特開昭60-84888号公報には、裏面電極と半導体層の間にバリヤー層として透明導電性薄膜を介在させることによって、半導体層の欠陥領域中を流れる電流を減少させる技術が開示されている。

【0013】また、Agの裏面電極とアモルファスシリコン半導体層との間に $TiO_2$ からなる透明導電性薄膜を介在させることによって、長波長領域のスペクトル感度が増大することが、Appl. Phys. Lett., 43(1983)p644(Y. Hamakawa, et. al)に報告されている。

【0014】また、裏面電極の形状を光の波長程度の大きさの凹凸形状(テクスチャー構造)にすることによって、半導体層で吸収しきれなかった長波長光を散乱させて半導体層内での光路長を伸ばし、光起電力素子の長波

長感度を向上させて短絡電流を増大させ、光電変換効率を向上させる技術が、Proc. 16th IEEE Photovoltaic Specialist Conf. (1982)p1423(T. Tiedje, et. al)および、Proc. 16th IEEE Photovoltaic Specialist Conf. (1982)p1425(H. Deckman, et. al)に開示されている。

【0015】以上の技術を総合すれば、裏面電極を兼ねる裏面反射層として光を散乱する光の波長程度の大きさの凹凸形状を有しかつ高い反射率を有する金属膜を形成し、該裏面反射層と半導体層の間に透明導電性薄膜を介在させた構成が、光起電力素子に最も適していると考えられる。

【0016】しかしながら、このような構成の裏面電極を採用して、実際に光起電力素子を製造しようとするとき加工性や耐久性の観点で、いくつかの問題点がでてきた。

【0017】従来、いわゆるテクスチャー構造と呼ばれる典型的な凹凸形状、例えば上記T. Tiedje, et. alに図示されているような、ピラミッド形の凹凸を有するものが、光閉じ込め効果が優れていると考えられてきた。しかし、どのような形状を有するものが、効率および歩留まりの向上、後工程での作業性の向上に最適であるのかをさらに検討する必要がある。

【0018】まず、急峻な頂点、または谷を持つピラミッド形の凹凸を有する表面に形成された半導体層では、ピラミッドの頂部に局所的に応力が発生し、半導体層に欠陥部分が生成されやすくなる。また、起電力が発生する時、ピラミッドの頂部に電界が集中することによって、半導体層の欠陥部分等を通して光起電力素子のリーク電流が増加し、光起電力素子の製造の歩留まりが低下することがある。

【0019】特に、半導体層を高速で堆積する場合(例えば、堆積速度 $10\text{Å/s}$ 以上)には、膜の付着が不均一になり易いのでピラミッドの谷部の膜の堆積の欠如や頂点からの膜の剥離が見られることがある。

【0020】また、一様に急峻な頂点、または谷を持つピラミッド形の凹凸を有する表面に形成された半導体層は、フラットな表面に形成された半導体層に比べてピラミッド頂部の電界が強くなり、電界の不均一により、フラットな支持基板表面に形成された光起電力素子に比べて、光起電力素子の開放電圧( $V_{oc}$ )とフィルファクター(FF)が低下する場合があった。

【0021】さらに、光起電力素子の光劣化(長時間の光照射による素子特性の低下)、振動劣化(長時間の振動付与による素子特性の低下)の増加が見られることがある。すなわち光起電力素子の光劣化は光のエネルギーによってウィークボンドが切れ、これが光励起キャリアの再結合中心となり、素子特性が低下すると考えられ

る。また光起電力素子の振動劣化は振動エネルギーによってウィークボンドが切れ、これが光励起キャリアの再結合中心となり、素子特性が低下すると考えられる。このウィークボンドは応力が発生している領域に局在していると考えられる。

【0022】半導体層を高速で堆積したときには特にピンホールができやすく、透明導電層の導電率が高い場合、半導体層に短絡が発生することがある。

【0023】また、例えばAgやCuを裏面金属反射層として用いた場合、湿度が高く、かつ裏面金属反射層に正のバイアス電圧がかかった場合、AgやCuがマイグレーションを起こして、光入射側の電極との間で導通し、光起電力素子がシャント（短絡）することがわかった。

【0024】一方、透明導電層をフラットに形成した場合は、裏面での光の散乱が少ないので半導体層での光吸収が十分でないという問題と、支持基板および裏面電極の材質の組み合わせによっては、支持基板と裏面反射層の密着性が不十分で、光起電力素子の加工工程で、透明導電層と半導体層の間ではがれを生じることがあるという問題があった。

【0025】後工程の欠陥部の電気的短絡を除去する工程において、尖った凹凸を有する表面では、急峻なピラミッドの頂部において反応が進みすぎて、欠陥が存在しない所にダメージを与えることがある。従って、このような基板では、欠陥部の電気的短絡を除去する工程における条件設定の範囲が狭められることとなる。このことは、工程の厳密な管理を必要とし、生産性を下げるものである。

【0026】後工程の欠陥部の電気的短絡を除去する工程において、透明導電層膜の耐食性が低いとピンホールを通じて透明導電膜が食刻され、逆に膜はがれを生じたり、短絡を誘発したりして、信頼性を損なうことがある。

【0027】

【発明が解決しようとする課題】以上のような問題点は、樹脂フィルムやステンレス等の低コストな支持基板を用いたり、半導体層の形成速度を上げて生産速度を上げる等して、実用化に適した低コストな製造工程を採用した場合には、特に顕著であり、光起電力素子の製造における歩留まりを下げる要因になっていた。

【0028】本発明の目的は、裏面反射層を特定の構造にすることによって、上述したような、加工性や歩留まりや耐久性の問題点を解決して、なおかつ半導体層の光吸収を増大させ、実用に適した低いコストでありながら、高い歩留まりで生産でき、信頼性が高くかつ光電変換効率の高い光起電力素子及び透明導電層付き基板を提供することにある。

【0029】

【課題を解決するための手段】本発明者はこれらの問題

点を検討の結果、支持基板面からの距離を $f$ とした時の、サンプリング長 $dx$ が $20\text{nm} \sim 100\text{nm}$ の範囲における傾斜角 $\arctan(df/dx)$ が特定の分布を有する透明導電層を形成することにより、上記問題を解決できることを見出し本発明を完成するに至った。ここで、支持基板面とは、現実の支持基板面（凹凸を有することもある）ではなく、現実の支持基板面から凹凸をとり除いた仮想の平面である。

【0030】即ち、本発明は支持基板上に少なくとも一層からなる透明導電層を積層した透明導電層付き基板において、前記透明導電層の表面の支持基板面からの距離を $f$ とした時の、サンプリング長 $dx$ が $20\text{nm} \sim 100\text{nm}$ の範囲における傾斜角 $\arctan(df/dx)$ の分布が、 $0^\circ$ を中心とした尖度 $-1.2 \sim 0.5$ の正規分布であり、標準偏差が $20^\circ \sim 55^\circ$ であることを特徴とする透明導電層付き基板及び該基板を用いた光起電力素子を提供する。

【0031】

【発明の実施の形態】本発明の透明導電層付き基板を用いた光起電力素子の一例を図1に示す。図1(a)

(b)はいずれも本発明の光起電力素子の一例を示す模式的な断面図である。図1(a)中、101は支持基板である。その上に透明導電層102、n型半導体層103、i型半導体層104、p型半導体層105、透明電極106、及び集電電極107が積層されている。図1(b)に示すように、支持基板101と透明導電層102との間に金属層108を有しても良い。これは一例であって、本発明はこの構成の限定されるものではない。

【0032】まず、本発明の透明導電層付き基板の各層について詳しく説明する。

【0033】(透明導電層102)半導体層103～105に対して支持基板101側から光を入射する光起電力素子の場合、透明導電層102は、光入射方向に対して半導体層103～105の表面に配置され入射した光を透過し、界面にて乱反射し半導体層103～105に光を入射せしめる役割及び光起電力素子の表面電極の役割を兼ねる。逆に透明電極106側から光を入射する光起電力素子の場合、透明導電層102は、光閉じ込め層、反射増加層としての役割を有する。

【0034】透明導電層の材質は透過率が高く、適度な導電率をもち、安価であることが望ましい。 $\text{In}_2\text{O}_3$ 、 $\text{SnO}_2$ 、 $\text{ITO}(\text{In}_2\text{O}_3 + \text{SnO}_2)$ 、 $\text{ZnO}$ 、 $\text{CdO}$ 、 $\text{Cd}_2\text{SnO}_4$ 、 $\text{TiO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{Bi}_2\text{O}_3$ 、 $\text{MoO}_3$ 、 $\text{Na}_x\text{WO}_3$ 等の導電性酸化物、あるいはこれらを混合したもの、あるいはこれらの化合物にドーパントを添加したものをを用いることができる。

【0035】その中でも、アルミニウム、亜鉛、スズ、インジウム、チタン、タンタルの酸化物、又は窒化物及びそれらの複合化合物より選ばれる少なくとも1種からなることが特に好ましい。

【0036】透明導電層の導電率は $10^{-8}$  ( $1/\Omega\text{cm}$ )  $\sim 10^{-2}$  ( $1/\Omega\text{cm}$ ) が好ましく、 $10^{-7}$  ( $1/\Omega\text{cm}$ )  $\sim 10^{-3}$  ( $1/\Omega\text{cm}$ ) がさらに好ましい。透明導電層が適度な導電率を持つことによって、半導体層103~105にピンホールが生じて電氣的短絡が生じても、特性の低下を生じない程度に抵抗を有するので特性の低下を軽減できると考えられる。

【0037】透明導電層には、耐食性向上材、即ち耐食性が高まる不純物を添加することが好ましい。耐食性向上材を添加することによって、後工程の欠陥を除去する工程において、欠陥部の電氣的短絡を除去する工程における条件設定の範囲が広く取れ、回復度も良好である。欠陥を除去する際に透明導電層が溶け、さらに欠陥が広がったり、生成されたりするようなことが防げる。

【0038】このような添加物は透明導電層の材質によって異なるが、例えば、酸化亜鉛の場合、銅やクロム等が用いられ、酸化スズでは、アルミニウム等が好適である。

【0039】透明導電層を形成する方法は、透明導電層の材質によって異なるが、以下のような方法が採用できる。

【0040】透明導電層の成膜方法としては、マイクロ波プラズマCVD法、RFプラズマCVD法、光CVD法、熱CVD法、MOCVD法などの各種CVD法、あるいはEB蒸着、スパッタ蒸着、MBE、イオンプレーティング、イオンビーム等の各種蒸着法、あるいはメッキ法、印刷法等によって得られる。

【0041】以下に一例として、スパッタリング法でZnOよりなる透明導電層を形成する手順を述べるが本発明はこれに限定されるものではない。

【0042】透明導電層の堆積においてXeとO<sub>2</sub>とF<sub>2</sub>を用いる。F<sub>2</sub>の添加量を調節することによって、表面形状を制御しやすくなる。この添加量は1%から10%が望ましい。F<sub>2</sub>の添加量が10%以下であれば堆積阻害効果の競合による傾斜角度の増大がなく、1%以上であれば粉状の膜になることがなく好ましい。

【0043】また、形成温度も重要な要素で、おおむね200℃~300℃の範囲が傾斜角が大きくなることが

$$\left\{ \frac{n(n+1)}{(n-1)(n-2)(n-3)} \sum \left( \frac{x_i - \bar{x}}{s} \right)^2 \right\} - \frac{3(n-1)^2}{(n-2)(n-3)} \quad (s \text{ は標準偏差})$$

【0050】尖度は-1.2~0.5、好ましくは-1.0~0.3、より好ましくは-0.7~0.2である。この範囲内であれば、半導体層103~105を通る光路長が存在し、干渉が打ち消される効果があるため好ましい。

【0051】傾斜角の分布の標準偏差は20°~55°であり、好ましくは25°~50°であり、より好ましくは30°~45°である。

【0052】この範囲内であれば、半導体層103~105を通る光路長が伸び、また透明導電層102を通過

なく望ましい。堆積速度は比較的高速な方がよく、10Å/s~100Å/sが望ましい。堆積圧力はガスの種類、堆積装置により異なるが、比較的低圧の方がよく、1mTorr~10mTorrが好ましい。

【0044】また、別に酸、アルカリ等でエッチングすることも有効である。酸としては蟻酸、酢酸、硫酸、塩酸、硝酸等、アルカリとしては水酸化カリウム、水酸化ナトリウム、水酸化アルミニウム等、塩としては塩化鉄、塩化アルミニウム、硫酸アルミニウム等を用いることができる。エッチャントに浸す時間が非常に重要な要素であって、酢酸と硫酸アルミニウム等の塩との混合液が比較的安定に制御できる。また、温度は非常に大事な制御パラメーターであってエッチャントの濃度にもよるが低温にした方が制御性がよい。

【0045】本発明において、透明導電層は、その表面の支持基板面からの距離をfとした時の、サンプリング長dxにおける傾斜角 $\arctan(df/dx)$ の分布が、0°を中心とした尖度-1.2~0.5の正規分布であり、標準偏差が20°~55°である。なお、ここで、支持基板面とは、現実の支持基板面(凹凸を有することもある)ではなく、現実の支持基板面から凹凸をとり除いた仮定の平面である。

【0046】図2(a)に透明導電層の表面形状の概念図を示す。透明導電層の表面を例えばプローブ顕微鏡で観察し、任意のサンプリング長dxにおいて、表面の傾きdf/dxから傾斜角 $\arctan(df/dx)$ を求めることにより、傾斜角の分布を求めることができる。

【0047】傾斜角の分布は0°を中心とした正規分布を示し、ある角度に偏るようなことがないことが好ましい。

【0048】また、正規分布からのずれをあらわす尖度は以下の式で表わされる。尖度が正であれば分布が相対的に鋭角になっており、負のときは平坦になっていることを示す。

【0049】

【数1】

して、支持基板101または金属層108にて反射された光は一部は多重反射し、透明導電層102における干渉が打ち消されると共に、半導体層103~105の欠陥が生じたり、膜厚が薄くなりすぎて短絡光電流の増加に効かなくなるといった問題がなく好ましい。

【0053】また、図2(b)に透明導電層の表面形状における局所的谷、山の概念図を示すが、透明導電層の表面の断面形状における局所的谷のなす角(図中の $\psi$ )の平均値は、好ましくは170°~110°、より好ましくは160°~120°、更に好ましくは150°~

130°である。この範囲内であれば、透明導電層上に半導体層が堆積されにくく層厚が薄くなることによる欠陥が生じることがなく好ましい。特に堆積速度が10Å/s以上では半導体層の付着が不均一になる傾向にあるので、効果的である。

【0054】透明導電層の表面の断面形状における局所的山のなす角(図中の $\psi$ )の平均値は、好ましくは170°~100°、より好ましくは160°~110°、更に好ましくは150°~120°である。この範囲内であれば、透明導電層上の半導体層に応力が発生して半導体層に割れが発生することによる欠陥が生じることなく好ましい。特に堆積速度が10Å/s以上では半導体層の付着が不均一になる傾向にあるので、効果的である。

【0055】サンプリング長 $dx$ は、光起電力素子にて電気信号に変換したい光の波長の $1/3 \sim 1/10$ 程度が好ましい。おおむね紫外光、可視光、近赤外光の範囲を目的としているのであれば、20nm~100nmが好ましい。サンプリング長が20nm以上であれば、短絡光電流の増加に寄与しない凹凸による傾斜を測定することがなく好ましい。100nm以下であれば、凹凸のピッチと近くなり、光吸収の増加に寄与する波長に対する凹凸が正確に測定できないという問題がなく好ましい。

【0056】透明導電層が以上の表面を有することにより以下の効果がある。

【0057】望むべき光の反射に好適な角度分布を持つので、光起電力素子の裏面において反射された光の光路長が延び、且つ、様々の方向に反射されるので、半導体層103~105での光の吸収が増え、光起電力素子の短絡光電流が増えて光電変換効率が向上する。

【0058】透明導電層の上に積層する薄膜(代表的には、半導体層)と透明導電層との密着性が向上し、光起電力素子の製造工程において、透明導電層とその上に積層する薄膜との間で剥離することがなくなり、製造工程の制御性と自由度が向上すると同時に、光起電力素子の製造工程の歩留まりが向上する。また耐候性も向上する。

【0059】光起電力素子のシリーズ抵抗が減少して、フィルファクターが向上し、光電変換効率が向上する。シリーズ抵抗が減少する原理については、明確になっていないが、透明導電層の上に積層する薄膜と透明導電層との密着性が向上したためと考えられる。

【0060】光起電力素子のリーク電流が減少し、光起電力素子の製造の歩留まりが向上する。また、光起電力素子の短絡光電流を高い値に保ちつつ、開放電圧、フィルファクターが向上して、光電変換効率が向上する。即ち、尖った谷の部分が存在せず膜の付着の不良が生じにくく、また、尖った山の部分が存在せず膜の応力による割れが生じにくくなったことにより、光の散乱によって

高い短絡光電流を維持しながら、開放電圧とフィルファクターが向上し、光電変換効率が向上する。

【0061】また、上部に積層した膜の局所的谷や局所的山による欠陥が低減されているため、光起電力素子の光劣化(長時間光照射による光電変換効率の低下)、振動劣化(長時間の振動付与による光電変換効率の低下)が制御される。

【0062】後工程の欠陥を除去する工程において、本発明の透明導電層付き基板を用いた光起電力素子では欠陥部の電気的短絡を除去する工程における条件設定の範囲が広く取れ、回復度も良好である。また、従来、欠陥部の電気的短絡を除去した部分は目視でも確認できるような跡になる場合が見られたが、本発明の透明導電層付き基板を用いた光起電力素子では目視では確認できない。この作用はまた、上部に積層した膜の局所的谷や局所的山による応力が低減されており、局所的に傾斜角が大きくなって膜が薄くなっているところも存在しないため、欠陥の存在しないところでの反応が局所的に進むことがなく、ダメージを与えることが少ないことによる。また、欠陥部においても、応力が減っており、割れや空洞などの大きな欠陥がないため、欠陥部の電気的短絡を除去された部位においても二次的な欠陥生成に抑えられて目視でも確認できるような跡になることが起きない。

【0063】以下、透明導電層の上記形状について本発明者が行った実験を示す。

【0064】(実験1)以下に示す条件で透明導電層を作成し、表面をプローブ顕微鏡で観察して、サンプリング長40nmにおいて表面の断面形状の傾き $df/dx$ から傾斜角 $\arctan(df/dx)$ を求め、傾斜角の分布を求めた。

【0065】・試料m1~m2

DCマグネトロンスパッタ法でターゲットにZnO(99.999%)を用い、ガス種にXe、O<sub>2</sub>、F<sub>2</sub>を用い、F<sub>2</sub>の量を全流量の1%(m1)、5%(m2)にした。基板温度は200℃、堆積圧力は3mTorr、堆積速度は20Å/sにした。

【0066】・試料m3

DCマグネトロンスパッタ法でターゲットにZnO(99.999%)を用い、ガス種にArを用い、基板温度は200℃、堆積圧力は10mTorr、堆積速度は20Å/sにした。

【0067】・試料m4

DCマグネトロンスパッタ法でターゲットにZnO(99.999%)を用い、ガス種にArを用い、基板温度は200℃、堆積圧力は10mTorr、堆積速度は20Å/sにした。それを酢酸1%+硫酸アルミニウム1%水溶液で温度を20℃にしたものに30秒つけた。

【0068】・試料m5

DCマグネトロンスパッタ法でターゲットにZnO(99.999%)を用い、ガス種にArを用い、基板温度

は200℃、堆積圧力は10mTorr、堆積速度は20Å/sにした。それを硫酸0.5%水溶液で温度を30℃にしたものに20秒つけた。

【0069】・試料m6

電析法にて作成した。水溶液は85℃、0.05mol/lの硝酸亜鉛と添加物としてデキストリン0.01g/lを用い対向電極は厚さ1mmの4-Nの亜鉛を使用した。水溶液は酢酸亜鉛の水溶液とし、印加電流1.0mA/cm<sup>2</sup> (0.1A/dm<sup>2</sup>)とした。

【0070】図5に傾斜角の分布を示す。それぞれの傾斜角の標準偏差と尖度を表1に示す。

【0071】

【表1】

試料№	標準偏差	尖度
m1	28.3	0.03
m2	36.5	-0.13
m3	16.2	0.51
m4	49.6	-1.19
m5	40.7	-1.42
m6	24.6	0.10

【0072】(実験2) 実験1と同様に試料を作成し、サンプリング長は20nmとして、傾斜角の分布を求めた。図7に傾斜角の分布の標準偏差と短絡光電流の関係を、図6に中心線平均粗さRaと短絡光電流の関係を示す。図6、7に示すように中心線平均粗さRaと短絡光電流の間にはRaが大きい所で一致しないのに対して、傾斜角の分布の標準偏差とは素子が欠陥等の発生により機能しなくなるまでは相関が見られた。

【0073】(実験3) 支持基板(SUS304)上に実験1と同様にマグネトロンスパッタ法により種々の条件にて、膜厚は1μm、導電率10<sup>-4</sup>(1/Ωcm)の酸化亜鉛薄膜よりなる透明導電層を作製した。更に、実施例1と同様に半導体層としてpinアモルファスシリコン半導体太陽電池を積層して、実施例1と同様な方法で太陽電池の効率を測定した。

【0074】透明導電層の表面形状と素子の特性を比較した。サンプリング長を10nmから150nmに変えて評価した。図8にサンプリング長をパラメータとして傾斜角の分布の標準偏差と短絡光電流の関係を示した。図8よりサンプリング長20nm~100nmで、両者に相関が見られた。

【0075】(金属層108) 支持基板101を非透光性基板とするときには、支持基板の反射率が不足するような場合、金属層を支持基板101と透明導電層102の間に設けることが望ましい。

【0076】金属層は、半導体層103~105で吸収しきれなかった長波長光を再び半導体層103~105に反射して、半導体層103~105内の光路長を伸ば

して半導体層103~105の光吸収を増大させ、光起電力素子の短絡電流(Jsc)を増大させる。

【0077】金属層は、透明導電層と接する面の支持基板面(前述同様仮想平面)からの距離をfmとした時の、サンプリング長dxが20nm~100nmの範囲における傾斜角arctan(df<sub>m</sub>/dx)の分布が、0°を中心とした尖度-1.0~0.5の正規分布であり、標準偏差が5°~20°であることが好ましい。

【0078】金属層の表面を例えばプローブ顕微鏡で観察し、任意のサンプリング長dxにおいて、表面の傾きdf<sub>m</sub>/dxから傾斜角arctan(df<sub>m</sub>/dx)を求めることにより、傾斜角の分布を求めることができる。

【0079】尖度は、より好ましくは-0.8~0.4、更に好ましくは-0.6~0.3である。また、標準偏差は、より好ましくは7°~17°であり、更に好ましくは7°~15°である。

【0080】この範囲内であれば、金属面での光の吸収が増加して反射率が低下することがなく、また金属層の表面積が小さいため透明導電層102との接触面積が減少し、透明導電層102への金属原子の拡散等の反応が起りにくくなり好ましい。また、透明導電層102を積層するときに金属層の露出を防ぐことができ、半導体層103~105の電気的短絡を引き起こすことがなく好ましい。更に、透明導電層102の膜厚が薄いところや、全くないところが多発することがなく、後工程の欠陥を除去する工程において、欠陥部の電気的短絡を除去する工程における条件設定の範囲が広く取れ、回復度も良好である。

【0081】金属層の主たる材料は、反射率が大きく、透明導電層102に拡散しにくい材料からなることが好ましい。具体的には金、銀、銅、アルミニウム、マグネシウム、ニッケル、鉄、クロム、モリブデン、タングステン、チタン、コバルト、タンタル、ニオブ、ジルコニウム等の金属またはステンレス等の合金が挙げられる。特に金、銀、銅、アルミニウム、マグネシウム及びこれらの合金より選ばれる少なくとも1種からなることが望ましい。

【0082】金属層の形成には、EB蒸着、スパッタ蒸着などの各種蒸着法、各種CVD法、メッキ法、印刷法などが用いられる。

【0083】製膜法の一例としてスパッタリング法を挙げる。図3にスパッタリング装置の一例を示す。

【0084】図3はDCマグネトロンスパッタリング法を実施できる装置の一例を示す模式的な断面図で、301は円筒形の堆積室、302は基板ホルダー、303は基板、304はヒーター、305はマッチングボックス、306はRF電源、307は金属層用の金属ターゲット、310はDC電源、311はRF電源、312は



DC電源、313～315はシャッター、316は排気管、317はガス導入管、318は回転軸、319はプラズマである。この他に、不図示ではあるがガス導入管317に接続されたガス供給装置と、排気管316に接続された真空ポンプがある。また、320はガス導入方向、321は排気方向を示す矢印である。

【0085】まず、酸洗浄、有機洗浄された基板303を円板状の基板ホルダー302に取り付け、この円板状基板ホルダー302の中心軸である回転軸318を回転させる。不図示の油拡散ポンプ/ロータリーポンプを用いて堆積室301内部を $10^{-6}$ Torrまで真空排気し、ガス導入管317からAr、O<sub>2</sub>、HFを導入し、RF電源306からRF電力を堆積室301内部に導入し、Arプラズマ319を生起する。マッチングボックス305を調整して、反射電力が最小になるようにする。この際、基板303はスパッタエッチされ、さらに清浄な表面になる。

【0086】次に、金属層の形成温度になるようにヒーター304を設定し、所定の温度になったら、DC電源310を入れ、Arプラズマを生起し、シャッター313を開け、金属層が所定の膜厚だけ形成されたら、シャッター313を閉じ、DC電源310を切る。堆積中、温度と圧力は所定のパターンによってコントロールする。所定の膜厚だけ形成されたら、シャッターを閉じ、

RF電源306を切る。

【0087】図3に示す装置以外にも、ロール・ツー・ロール方式の装置で金属層を形成することもできる。

【0088】堆積条件としては、特に限定されないが、酸素を0.1%～1%混ぜると安定して所望の傾斜角を得られやすく好ましい。また、基板温度を20℃～100℃とすると金属表面の傾斜角が適度となり好ましい。

【0089】以下に、堆積条件についての実験例を示す。

【0090】直径6インチのAlターゲットを用いた。表面を研磨したステンレス板(SUS304)50mm×50mm厚さ0.8mmを基板とした。ターゲット間距離を70mmとしてArを50sccm流しつつ、圧力を20mTorrに保った。300Vの直流電圧を印加したところプラズマが生起し、2Aの電流が流れた。

【0091】表2に示すように、酸素を0.1%から1%程度混ぜると安定して所望の傾斜角を得られやすい。また、基板温度を20℃、100℃、200℃、300℃としたが、表2に示すように温度を高くするほど金属表面の傾斜角は大きくなる傾向にあった。他の金属においても同様な傾向にあった。

【0092】

【表2】

形成温度 酸素濃度	20℃	100℃	200℃	300℃
0%	○	×	×	×
0.1%	◎	○	×	×
1%	◎	◎	×	×
2%	○	×	×	×

◎所定の傾斜角が得られる。

○時々得られるが不安定。

×所望の傾斜角が得られない。

【0093】(支持基板101)半導体層103～105は高々1μm程度の薄膜であるため適当な支持基板上に堆積される。このような支持基板としては、単結晶質もしくは非単結晶質のものであってもよく、さらにそれらは導電性のものであっても、また電気絶縁性のものであってもよい。さらには、それらは透光性のものであっても、また、非透光性のものであってもよいが、変形、歪みが少なく、所望の強度を有するものであることが好ましい。

【0094】具体的にはFe、Ni、Cr、Al、Mo、Au、Nb、Ta、V、Ti、Pt、Pb等の金属またはこれらの合金、例えば真鍮、ステンレス鋼等の薄板及びその複合体、及びポリエステル、ポリエチレン、ポリカーボネート、セルロースアセテート、ポリプロピレン、ポリ塩化ビニル、ポリ塩化ビニリデン、ポリスチ

レン、ポリアミド、ポリイミド、エポキシ等の耐熱性合成樹脂のフィルムまたはシート及びこれらとガラスファイバー、カーボンファイバー、ホウ素ファイバー、金属繊維等との複合体、及びこれらの金属の薄板、樹脂シート等の表面に異種材質の金属薄膜及び/またはSiO<sub>2</sub>、Si<sub>3</sub>N<sub>4</sub>、Al<sub>2</sub>O<sub>3</sub>、AlN等の絶縁性薄膜をスパッタ法、蒸着法、鍍金法等により表面コーティング処理を行ったもの、およびガラス、セラミックスなどが挙げられる。

【0095】支持基板が金属等の電気導電性である場合には、直接電流取り出し用の電極としても良いし、合成樹脂等の電気絶縁性である場合には堆積膜の形成される側の表面にAl、Ag、Pt、Au、Ni、Ti、Mo、W、Fe、V、Cr、Cu、ステンレス、真ちゅう、ニクロム、SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、ZnO、ITO等のいわゆる金属単体または合金、及び透明導電性酸化物(TCO)を鍍金、蒸着、スパッタ等の方法であらかじめ表面処理を行って電流取り出し用の電極を形成してお

くことが望ましい。

【0096】勿論、支持基板が金属等の電気導電性のものであっても、長波長光の支持基板表面上での反射率を向上させたり、支持基板材質と堆積膜との間での構成元素の相互拡散を防止する等の目的で異種の金属薄膜等を前記支持基板上の堆積膜が形成される側に設けても良い。また、前記支持基板が比較的透明であって、該支持基板の側から光入射を行う層構成の光起電力素子とする場合には、前記透明導電性酸化物や金属薄膜等の導電性薄膜をあらかじめ堆積形成しておくことが望ましい。

【0097】これらの材料を支持基板として使用するシート状、あるいは帯状のシートを円筒体に巻き付けたロール状であることが望ましい。基体上に薄膜を形成して支持基板とする場合、薄膜形成方法としては真空蒸着法、スパッタリング法、スクリーン印刷法、ディッピング法、プラズマCVD法などで形成する。

【0098】支持基板表面の平滑性は表面粗さRaが $5.0\mu\text{m}$ 以下のものが良い。また、凹凸を形成するために $\text{HNO}_3$ 、 $\text{HF}$ 、 $\text{HCl}$ 、 $\text{H}_2\text{O}_4$ などの酸性溶液を用いて支持基板表面を適度にエッチングしても良い。

【0099】支持基板に柔軟性が要求される場合には、その厚さは支持体としての機能が十分発揮される範囲で可能な限り薄くすることができる。しかしながら、支持基板の製造上および取扱上、機械的強度等の点から、通常は $10\mu\text{m}$ 以上とされる。

【0100】次に、本発明の透明導電層付き基板を用いた光起電力素子の各層について形成する順に詳しく説明する。

【0101】(半導体層103~105)本発明に用いられる半導体層の材料としては、Si、C、Ge等のIV族元素を用いたもの、あるいはSiGe、SiC、SiSn等のIV族合金を用いたもの、あるいはCdS、CdTe等のII-VI族元素を用いたもの、あるいは $\text{CuInSe}_2$ 、 $\text{Cu(InGa)Se}_2$ 、 $\text{CuInS}_2$ 等のI-III-V族元素を用いたもの等が挙げられる。

【0102】また、以上の半導体材料の中で、本発明の光起電力素子に特に好適に用いられる半導体材料としては、 $\text{a-Si:H}$  (水素化非晶質シリコンの略記)、 $\text{a-Si:F}$ 、 $\text{a-Si:H:F}$ 、 $\text{a-SiGe:H}$ 、 $\text{a-SiGe:F}$ 、 $\text{a-SiGe:H:F}$ 、 $\text{a-SiC:H}$ 、 $\text{a-SiC:F}$ 、 $\text{a-SiC:H:F}$ 等のIV族及びIV族合金系非晶質半導体材料、あるいは微結晶半導体材料、あるいは多結晶半導体材料が挙げられる。

【0103】また、半導体層は価電子制御及び禁制帯幅制御を行うことができる。具体的には半導体層を形成する際に価電子制御又は禁制帯幅制御剤となる元素を含む原料化合物を単独で、又は前記堆積膜形成用原料ガス又は前記希釈ガスに混合して成膜空間内に導入してやれば良い。

【0104】また、半導体層は、価電子制御によって、少なくともその一部が、p型およびn型にドーピングされ、少なくとも一組のpin接合を形成する。そして、pin接合を複数積層することにより、いわゆるスタックセルの構成になる。

【0105】また、半導体層の形成方法としては、マイクロ波プラズマCVD法、RFプラズマCVD法、光CVD法、熱CVD法、MOCVD法などの各種CVD法によって、あるいはEB蒸着、MBE、イオンプレーティング、イオンビーム等の各種蒸着法、スパッタ蒸着、スプレー法、印刷法等によって形成される。工業的に採用されている方法としては、原料ガスをプラズマで分解し、基板状に堆積させるプラズマCVD法が好んで用いられる。また、反応装置としては、バッチ式の装置や連続成膜装置などが所望に応じて使用できる。

【0106】以下、本発明の光起電力素子に特に好適なIV族及びIV族合金系非晶質半導体材料を用いた半導体層について、さらに詳しく述べる。

【0107】(1) i型半導体層 (真性半導体層)  
特にIV族及びIV族合金系非晶質半導体材料を用いた光起電力素子において、pin接合に用いるi型層は照射光に対してキャリアを発生輸送する重要な層である。

【0108】i型層としては、僅かp型、僅かn型の層も使用できるものである。

【0109】IV族及びIV族合金系非単結晶半導体材料には、上述の如く、水素原子(H、D)又はハロゲン原子(X)が含有され、これが重要な働きを持つ。

【0110】i型層に含有される水素原子(H、D)ハロゲン原子(X)は、i型層の未結合手(ダングリングボンド)を補償する働きをし、i型層でのキャリアの移動度と寿命の積を向上させるものである。またp型層/i型層、n型層/i型層の各界面の界面準位を補償する働きをし、光起電力素子の光起電力、光電流そして光応答性を向上させる効果のあるものである。i型層に含有される水素原子または/及びハロゲン原子は1~40at%が最適含有として挙げられる。特に、p型層/i型層、n型層/i型層の各界面側で水素原子または/及びハロゲン原子の含有量が多く分布しているものが好ましい分布形態として挙げられ、該界面近傍での水素原子または/及びハロゲン原子の含有量はバルク内の含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。更にシリコン原子の含有量に対応して水素原子または/及びハロゲン原子の含有量が変化していることが好ましいものである。

【0111】また、スタック型の光起電力素子においては、光入射側に近いpin接合のi型半導体層の材料としては、バンドギャップの広い材料、光入射側に遠いpin接合のi型半導体層の材料としては、バンドギャップの狭い材料を用いることが望ましい。

【0112】非晶質シリコン、非晶質シリコンゲルマニ

ウムは、ダングリングボンドを補償する元素によってa-Si:H、a-Si:F、a-Si:H:F、a-SiGe:H、a-SiGe:F、a-SiGe:H:F等と表記される。

【0113】さらに、本発明の光起電力素子に好適なi型半導体層の特性としては、水素原子の含有量が(C H)が、1.0~25.0%、AM1.5、100mW/cm<sup>2</sup>の類似太陽光照射下の光電導度( $\sigma_p$ )が $1.0 \times 10^{-7} \text{ S/cm}$ 以上、暗電導度( $\sigma_d$ )が $1.0 \times 10^{-9} \text{ S/cm}$ 以下、コンスタントフォトカレントメソッド(CPM)によるアーバックエナジーが、55meV以下、局在準位密度は $10^{17} \text{ /cm}^3$ 以下のものが好適に用いられる。

【0114】(2)p型半導体層またはn型半導体層p型半導体層またはn型半導体層の非晶質材料(a-と表示する)あるいは微結晶材料( $\mu c$ -と表示する)としては、例えばa-Si:H、a-Si:HX、a-SiC:H、a-SiC:HX、a-SiGe:H、a-SiGe:HX、a-SiGeC:H、a-SiGeC:HX、a-SiO:H、a-SiO:HX、a-SiN:H、a-SiN:HX、a-SiON:H、a-SiON:HX、a-SiOCN:H、a-SiOCN:HX、 $\mu c$ -Si:H、 $\mu c$ -Si:HX、 $\mu c$ -SiC:H、 $\mu c$ -SiC:HX、 $\mu c$ -SiO:H、 $\mu c$ -SiO:HX、 $\mu c$ -SiN:H、 $\mu c$ -SiN:HX、 $\mu c$ -SiGeC:H、 $\mu c$ -SiGeC:HX、 $\mu c$ -SiON:H、 $\mu c$ -SiON:HX、 $\mu c$ -SiOCN:H、 $\mu c$ -SiOCN:HX等にp型の価電子制御剤(周期率表第III族原子B、Al、Ga、In、Tl)やn型の価電子制御剤(周期率表第V族原子P、As、Sb、Bi)を高濃度に添加した材料が挙げられる。

【0115】多結晶材料(poly-と表示する)としては、例えばpoly-Si:H、poly-Si:HX、poly-SiC:H、poly-SiC:HX、poly-SiO:H、poly-SiO:HX、poly-SiN:H、poly-SiN:HX、poly-SiGeC:H、poly-SiGeC:HX、poly-SiON:H、poly-SiON:HX、poly-SiOCN:H、poly-SiOCN:HX、poly-Si、poly-SiC、poly-SiO、poly-SiN等にp型の価電子制御剤(周期率表第III族原子B、Al、Ga、In、Tl)やn型の価電子制御剤(周期率表第V族原子P、As、Sb、Bi)を高濃度に添加した材料が挙げられる。

【0116】特に光入射側のp型層またはn型層には、光吸収の少ない結晶性の半導体層かバンドギャップの広い非晶質半導体層が適している。

【0117】p型層への周期率表第III族原子の添加量およびn型層への周期率表第V族原子の添加量は0.

1~50atm%が好適である。

【0118】またp型層またはn型層に含有される水素原子(H、D)またはハロゲン原子はp型層またはn型層の未結合手を補償する働きをし、p型層またはn型層のドーピング効率を向上させるものである。p型層またはn型層へ添加される水素原子またはハロゲン原子の添加量は0.1~40atm%が好適である。特にp型層またはn型層が結晶性の場合、水素原子またはハロゲン原子は0.1~8atm%が好適である。更にp型層/i型層、n型層/i型層の各界面側で水素原子または/及びハロゲン原子の含有量が多く分布しているものが好ましい分布形態として挙げられ、該界面近傍での水素原子または/及びハロゲン原子の含有量はバルク内の含有量の1.1~2倍の範囲が好ましい範囲として挙げられる。このようにp型層/i型層、n型層/i型層の各界面近傍で水素原子またはハロゲン原子の含有量を多くすることによって、該界面近傍の欠陥準位や機械的歪みを減少させることができ本発明の光起電力素子の光起電力や光電流を増加させることができる。

【0119】光起電力素子のp型層及びn型層の電気特性としては活性化エネルギーが0.2eV以下のものが好ましく、0.1eV以下のものがより好ましい。また非抵抗としては $100 \Omega \text{ cm}$ 以下が好ましく、 $1 \Omega \text{ cm}$ 以下がより好ましい。さらにp型層及びn型層の層厚は1~50nmが好ましく、3~10nmがより好ましい。

【0120】また、II-VI族元素を用いたp型半導体層またはn型半導体層の例としては、CdS、CdTe、ZnO、ZnSe等が挙げられ、I-III-VI<sub>2</sub>族元素を用いた例としては、CuInSe<sub>2</sub>、Cu(InGa)Se<sub>2</sub>、CuInS<sub>2</sub>、CuIn(Se, S)<sub>2</sub>、Cu(InGa)(SeTe)<sub>2</sub>等が挙げられる。

【0121】(3)半導体層の形成方法本発明の光起電力素子の半導体層として、好適なIV族及びIV族合金系非晶質半導体層を形成するために、好適な製造方法は、RFプラズマCVD法あるいはマイクロ波プラズマCVD法等の交流あるいは高周波を用いたプラズマCVD法である。

【0122】マイクロ波プラズマCVD法は、減圧状態にできる堆積室(真空チャンバー)に原料ガス、希釈ガスなどの材料ガスを導入し、真空ポンプによって排出しつつ、堆積室内の圧を一定にして、マイクロ波電源によって発振されたマイクロ波を、導波管によって導き、誘電体窓(アルミナセラミックス等)を介して前記堆積室に導入して、材料ガスのプラズマを生起させて分解し、堆積室内に配置された基板上に、所望の堆積膜を形成する方法であり、広い堆積条件で光起電力素子に適用可能な堆積膜を形成することができる。

【0123】本発明の光起電力素子用の半導体層を、マ

マイクロ波プラズマCVD法で、堆積する場合、堆積室内の基板温度は100~450℃、内圧は0.5~30m Torr、マイクロ波パワーは0.01~1W/cm<sup>2</sup>、マイクロ波の周波数は0.1~10GHzが好ましい範囲として挙げられる。

【0124】また、RFプラズマCVD法で堆積する場合、堆積室内の基板温度は、100~350℃、内圧は、0.1~10Torr、RFパワーは0.001~5.0W/cm<sup>2</sup>、堆積速度は、0.1~30Å/secが好適な条件として挙げられる。

【0125】本発明の光起電力素子に好適なIV族及びIV族合金系非晶質半導体層の堆積に適した原料ガスとしては、シリコン原子を含有したガス化し得る化合物、ゲルマニウム原子を含有したガス化し得る化合物、炭素原子を含有したガス化し得る化合物等、及び該化合物の混合ガスを挙げることができる。

【0126】具体的にシリコン原子を含有するガス化し得る化合物としては、鎖状または環状シラン化合物が用いられ、具体的には例えば、SiH<sub>4</sub>、Si<sub>2</sub>H<sub>6</sub>、SiF<sub>4</sub>、SiFH<sub>3</sub>、SiF<sub>2</sub>H<sub>2</sub>、SiF<sub>3</sub>H、Si<sub>3</sub>H<sub>8</sub>、SiD<sub>4</sub>、SiHD<sub>3</sub>、SiH<sub>2</sub>D<sub>2</sub>、SiH<sub>3</sub>D、SiFD<sub>3</sub>、SiF<sub>2</sub>D<sub>2</sub>、Si<sub>2</sub>D<sub>3</sub>H<sub>3</sub>、(SiF<sub>2</sub>)<sub>5</sub>、(SiF<sub>2</sub>)<sub>6</sub>、(SiF<sub>2</sub>)<sub>4</sub>、Si<sub>2</sub>F<sub>6</sub>、Si<sub>3</sub>F<sub>8</sub>、Si<sub>2</sub>H<sub>2</sub>F<sub>4</sub>、Si<sub>2</sub>H<sub>3</sub>F<sub>3</sub>、SiCl<sub>4</sub>、(SiCl<sub>2</sub>)<sub>5</sub>、SiBr<sub>4</sub>、(SiBr<sub>2</sub>)<sub>5</sub>、Si<sub>2</sub>Cl<sub>6</sub>、SiHCl<sub>3</sub>、SiH<sub>2</sub>Br<sub>2</sub>、SiH<sub>2</sub>Cl<sub>2</sub>、Si<sub>2</sub>Cl<sub>3</sub>F<sub>3</sub>などのガス状態のまたは用意にガス化し得るものが挙げられる。

【0127】具体的にゲルマニウム原子を含有するガス化し得る化合物としてはGeH<sub>4</sub>、GeD<sub>4</sub>、GeF<sub>4</sub>、GeFH<sub>3</sub>、GeF<sub>2</sub>H<sub>2</sub>、GeF<sub>3</sub>H、GeHD<sub>3</sub>、GeH<sub>2</sub>D<sub>2</sub>、GeH<sub>3</sub>D、Ge<sub>2</sub>H<sub>6</sub>、Ge<sub>2</sub>D<sub>6</sub>等が挙げられる。

【0128】また、スタック型の光起電力素子の光入射側に近いpin接合のi型半導体層のバンドギャップを拡大する元素としては、炭素、酸素、窒素等が挙げられる。

【0129】具体的に炭素原子を含有するガス化し得る化合物としてはCH<sub>4</sub>、CD<sub>4</sub>、C<sub>n</sub>H<sub>2n+2</sub> (nは整数)、C<sub>n</sub>H<sub>2n</sub> (nは整数)、C<sub>2</sub>H<sub>2</sub>、C<sub>6</sub>H<sub>6</sub>、CO<sub>2</sub>、CO等が挙げられる。

【0130】窒素含有ガスとしては、N<sub>2</sub>、NH<sub>3</sub>、ND<sub>3</sub>、NO、NO<sub>2</sub>、N<sub>2</sub>Oが挙げられる。

【0131】酸素含有ガスとしては、O<sub>2</sub>、CO、CO<sub>2</sub>、NO、NO<sub>2</sub>、N<sub>2</sub>O、CH<sub>3</sub>CH<sub>2</sub>OH、CH<sub>3</sub>OH等が挙げられる。

【0132】また、価電子制御するためにp型層またはn型層に導入される物質としては周期率表第III族原子及び第III族原子が挙げられる。

【0133】第III族原子導入用の出発物質として有効に使用されるものとしては、具体的にはホウ素原子導

入用としては、B<sub>2</sub>H<sub>6</sub>、B<sub>4</sub>H<sub>10</sub>、B<sub>5</sub>H<sub>9</sub>、B<sub>5</sub>H<sub>11</sub>、B<sub>6</sub>H<sub>10</sub>、B<sub>6</sub>H<sub>12</sub>、B<sub>6</sub>H<sub>14</sub>等の水素化ホウ素、BF<sub>3</sub>、BCl<sub>3</sub>等のハロゲン化ホウ素等を挙げることができる。この他にAlCl<sub>3</sub>、GaCl<sub>3</sub>、InCl<sub>3</sub>、TlCl<sub>3</sub>等も挙げることができる。特にB<sub>2</sub>H<sub>6</sub>、BF<sub>3</sub>が適している。

【0134】第V族原子導入用の出発物質として有効に使用されるのは、具体的には磷原子導入用としてはPH<sub>3</sub>、P<sub>2</sub>H<sub>4</sub>等の水素化磷、PH<sub>4</sub>、PF<sub>3</sub>、PF<sub>5</sub>、PCl<sub>3</sub>、PCl<sub>5</sub>、PBr<sub>3</sub>、PBr<sub>5</sub>、PI<sub>3</sub>等のハロゲン化磷が挙げられる。このほかAsH<sub>3</sub>、AsF<sub>3</sub>、AsCl<sub>3</sub>、AsBr<sub>3</sub>、AsF<sub>5</sub>、SbH<sub>3</sub>、SbF<sub>3</sub>、SbF<sub>5</sub>、SbCl<sub>3</sub>、SbCl<sub>5</sub>、BiH<sub>3</sub>、BiCl<sub>3</sub>、BiBr<sub>3</sub>等も挙げることができる。特にPH<sub>3</sub>、PF<sub>3</sub>が適している。

【0135】また、前記ガス化し得る化合物をH<sub>2</sub>、He、Ne、Ar、Xe、Kr等のガスで適宜希釈して堆積室に導入しても良い。

【0136】特に微結晶あるいは多結晶半導体やa-SiC:H等の光吸収の少ないバンドギャップの広い層を堆積する場合は水素ガスで2~100倍に原料ガスを希釈し、マイクロ波パワー、あるいはRFパワーは比較的高いパワーを導入するのが好ましいものである。

【0137】(透明電極106)本発明において、透明電極は光を透過する、光入射側の電極であるとともに、その膜厚を最適化することによって反射防止膜としての役割も兼ねる。透明電極は半導体層103~105の吸収可能な波長領域において高い透過率を有することと、抵抗率が低いことが要求される。好ましくは、550nm以上の波長における透過率が80%以上、より好ましくは85%以上であることが望ましい。また、抵抗率は好ましくは、5×10<sup>-3</sup>Ωcm以下、より好ましくは1×10<sup>-3</sup>Ωcm以下である。

【0138】その材料としては、In<sub>2</sub>O<sub>3</sub>、SnO<sub>2</sub>、ITO(In<sub>2</sub>O<sub>3</sub>+SnO<sub>2</sub>)、ZnO、CdO、Cd<sub>2</sub>SnO<sub>4</sub>、TiO<sub>2</sub>、Ta<sub>2</sub>O<sub>5</sub>、Bi<sub>2</sub>O<sub>3</sub>、MoO<sub>3</sub>、Na<sub>x</sub>WO<sub>3</sub>等の導電性酸化物あるいはこれらを混合したものが好適に用いられる。SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、ITOの中から選ばれた金属酸化物またはその複合酸化物であることがさらに好ましい。

【0139】また、これらの化合物に、導電率を変化させる元素(ドーパント)を添加しても良い。例えば透明電極がZnOの場合には、Al、In、B、Ga、Si、F等が、またIn<sub>2</sub>O<sub>3</sub>の場合には、Sn、F、Te、Ti、Pb等が、またSnO<sub>2</sub>の場合には、F、Sb、P、As、In、Tl、Te、W、Cl、Br、I等が好適に用いられる。

【0140】透明電極の形成方法としては、EB蒸着、スパッタ蒸着などの各種蒸着法、各種CVD法、スプレー法、スピノン法、デップ法等が好適に用いられる。

【0141】(集電電極107)本発明において、集電電極は、透明電極106の抵抗率が充分低くできない場合に必要に応じて透明電極106上の一部分に形成され、透明電極106の抵抗率を下げ光起電力素子の直列抵抗を下げる働きをする。

【0142】その材料としては、例えば金、銀、銅、アルミニウム、ニッケル、鉄、クロム、モリブデン、タングステン、チタン、コバルト、タンタル、ニオブ、ジルコニウム等の金属、またはステンレス等の合金、あるいは粉末状金属を用いた導電ペーストなどが挙げられる。そしてその形状は、できるだけ半導体層103~105への入射光を遮らないように形成される。

【0143】また、光起電力素子の光入射側表面の面積の中で、集電電極の占める面積は、好ましくは15%以下、より好ましくは10%以下、さらに好ましくは5%以下である。

【0144】また、集電電極のパターンの形成には、マスクを使い、形成方法としては、蒸着法、スパッタ法、メッキ法、印刷法などが用いられる。

【0145】なお、本発明の光起電力素子を用いて、所望の出力電圧、出力電流の光起電力素子(モジュールあるいはパネル)を製造する場合には、本発明の光起電力素子を直列あるいは並列に接続し、表面と裏面に保護層を形成し、出力の取り出し電極等が取り付けられる。このとき、光起電力素子を形成した支持基板101を、別の基板の上に配置することもある。また、本発明の光起電力素子を直列に接続する場合、逆流防止用のダイオードを組込むことがある。

【0146】

【実施例】以下、実施例により本発明を更に詳細に説明する。実施例で行った評価方法は以下の通りである。

【0147】(1)初期光電変換効率

太陽電池をAM-1.5(100mW/cm<sup>2</sup>)光照射下に設置して、V-I特性を測定した。

【0148】(2)光劣化試験

予め初期光電変換効率を測定しておいた太陽電池を、湿度50%、温度25℃の環境に設置し、AM-1.5光を500時間照射後、AM-1.5光照射下での光電変換効率を測定し、その低下率(光劣化試験後の光電変換効率/初期光電変換効率)を計算した。

【0149】(3)振動劣化試験

予め初期光電変換効率を測定しておいた太陽電池を、湿度50%、温度25℃の暗所に設置し、振動周波数60Hzで振幅0.1mmの振動を500時間加えた後、AM-1.5光照射下での光電変換効率を測定し、その低下率(振動劣化試験後の光電変換効率/初期光電変換効率)を計算した。

【0150】(4)高温高湿逆バイアス試験

予め初期光電変換効率を測定しておいた太陽電池を、湿度85%、温度85℃の暗所に設置し、逆バイアス

0.85Vを500時間加えた後の、リーク電流を測定し、その増加率(高温高湿逆バイアス試験後のリーク電流/初期のリーク電流)を計算した。

【0151】《実施例1》まず、図3に示す堆積装置を用いて透明導電層102を堆積し、透明導電層付き基板を作製した。

【0152】まず、支持基板101の作製を行った。厚さ1.1mm、50×50mm<sup>2</sup>のコーニング社製のガラス基板(#7059)をアセトンとイソプロパノールで超音波洗浄し、温風乾燥させた。

【0153】図3の堆積装置には原料ガス供給装置(不図示)がガス導入管317を通して接続されている。原料ガスボンベはいずれも超高純度に精製されたもので、Arガスボンベ、Xeガスボンベ、O<sub>2</sub>ガスボンベ、F<sub>2</sub>ガスボンベがあり、ターゲットはAlとZnOがあり、それぞれ真空中で切り替えてスパッタリングを行うことができる。バイアス電源にはRF電源311を用いた。

【0154】図3の基板ホルダー302に基板303を置いた。油拡大ポンプが接続された排気管316から堆積室301を真空排気した。圧力が1×10<sup>-6</sup>になったらガス導入管317から堆積室301にXeガスを50sccm、O<sub>2</sub>ガスを5sccm、F<sub>2</sub>ガスを全流量の0~50%の範囲の所定量を混合したガスを導入し、圧力が9mTorrになるようにコンダクタンスバルブ(不図示)で調節した。基板温度が200℃になったらRF電源311からRF電力300Wを透明導電層用ターゲット308に印加し、プラズマ319を生起した。シャッター314を開け、膜堆積を開始した。堆積速度は2.0Å/sとした。

【0155】支持基板101上に層厚2.0μmのZnO透明導電層102を形成したところでシャッター314を閉じ、プラズマ319を消滅させた。透明導電層102の導電率は10<sup>-4</sup>(1/Ωcm)であった。

【0156】このとき、F<sub>2</sub>の割合をかって(SC実1-1)、(SC実1-2)、(SC比1-1)、(SC比1-2)を作製した。そして、サンプリング長40nmで透明導電層102の表面形状の傾斜角の分布を測定した。結果を表3に示す。

【0157】次に、図4に示す堆積装置を用いて半導体層103~105を堆積し、図1(a)の構成をした太陽電池を作製した。

【0158】まず、図4に示す装置を用いて透明導電層102上にn型半導体層103、i型半導体層104、p型半導体層105を順次形成した。a-Siからなるp型半導体層103はRFプラズマCVD法で形成し、a-Siからなるi型半導体層104はMW(マイクロ波)プラズマCVDで形成し、μx-Siからなるp型半導体層105はRFプラズマCVD法で形成した。

【0159】図4はプラズマCVD法を実施することのできる装置で、401は反応室、402は透明導電層1

02まで形成された基板、403はヒーター、404はコンダクタンスバルブ、405はマイクロ波導波管、406はマイクロ波導入部、407はアルミナセラミックスからなるマイクロ波導入窓、408はRF導入部、409はマッチング回路を内蔵するRF電源、410プラズマ、411はシャッター、414は排気管、415はガス導入管である。412はマイクロ波の進行方向、413は排気方向、416はガス導入方向を示すものである。図には示していないが、マイクロ波電源がマイクロ波導波管405に接続され、真空ポンプが排気管414に接続されされている。

【0160】また、原料ガス供給装置（不図示）がガス導入管415を通して接続されている。原料ガスポンベはいずれも超高純度に精製されたもので、 $\text{SiH}_4$ ガスポンベ、 $\text{SiF}_4$ ガスポンベ、 $\text{CH}_4$ ガスポンベ、 $\text{GeH}_4$ ガスポンベ、 $\text{PH}_3/\text{H}_2$ （ $\text{PH}_3$ : 1%）ガスポンベ、 $\text{B}_2\text{H}_6/\text{H}_2$ （ $\text{B}_2\text{H}_6$ : 1%）ガスポンベ、 $\text{H}_2$ ガスポンベを接続した。

【0161】このプラズマCVD装置でマイクロ波CVD法を用いて、実際の層形成を行うには以下の手順で行う。

【0162】まず、透明導電層102まで形成した基板402を反応室401内部のヒーター403に取り付け、反応室401内部の圧力が $1 \times 10^{-4}$  Torr以下になるように油拡散ポンプなどの真空ポンプで排気する。圧力が $1 \times 10^{-4}$  Torr以下になったら、 $\text{H}_2$ 、 $\text{He}$ などのガスをガス導入管415から反応室401に導入し、ヒーター403を入れ、基板402が所望の温度になるように設定する。基板402の温度が安定したところで、ガス導入管415から原料ガスを導入し、不図示のマイクロ波電源からマイクロ波導波管405、マイクロ波導入部405、マイクロ波導入窓407を通してマイクロ波電力を反応室401内部に導入する。プラズマ410が生起したところで所望の圧力になるようにコンダクタンスバルブ404を調整し、RF電源409を入れ、RF導入部408からRF電力を導入する。その際、マッチング回路を調整し、反射電力を最小にするのがよい。次に、シャッター411を開け、所望の膜厚を有する層が形成されたところでシャッター411を閉じ、RF電力、マイクロ波電力の導入、原料ガスの導入を止め、次の層を形成する準備をする。

【0163】以下、各層ごとに具体的に説明する。

【0164】まず、 $\text{a-Si}$ からなるn型半導体層103を以下の手順で形成した。 $\text{H}_2$ ガスを300 sccm導入し、反応室401内の圧力が1.0 Torr、基板温度が250℃で安定したところで、 $\text{SiH}_4$ ガス2 sccm、 $\text{PH}_3/\text{H}_2$ ガス2 sccm、 $\text{H}_2$ ガス100 sccm導入し、反応室401内の圧力は10 Torrとなるように調整した。RF電源409の電力を5Wに設定し、バイアス電極にRF電力を印加し、プラズマ41

0を生起させ、シャッター411を開け、透明導電層102上にn型半導体層103の形成を開始し、層厚20 nmのn型半導体層103を形成したところでシャッター411を閉じ、RF電源409を切って、プラズマ410を消滅させ、n型半導体層103の形成を終えた。反応室401内への $\text{SiH}_4$ ガス、 $\text{PH}_3/\text{H}_2$ の流入を止め、2分間、反応室401内へ $\text{H}_2$ ガスを流し続けたのち、 $\text{H}_2$ の流入も止め、反応室401内及びガス配管内を $1 \times 10^{-5}$  Torrまで真空排気した。

【0165】次に、 $\text{a-Si}$ からなるi型半導体層104を以下の手順で形成した。 $\text{H}_2$ ガスを500 sccm導入し、圧力が0.01 Torr、基板温度が350℃になるようにした。基板温度が安定したところで、 $\text{SiH}_4$ ガスを導入させ、 $\text{SiH}_4$ ガス流量が50 sccm、 $\text{H}_2$ ガス流量が500 sccm、反応室401内の圧力が0.02 Torrとなるように調整した。その後、MW電源の電力を500Wに設定し、誘電体窓を通してMW電力を導入し、プラズマ410を生起させ、シャッター411を開け、n型半導体層103上にi型半導体層104の形成を開始し、層厚200 nmのi型半導体層104を形成したところでシャッター411を閉じ、MW電源を切って、プラズマ410を消滅させ、i型半導体層104の形成を終えた。 $\text{SiH}_4$ の流入を止め、1分間、 $\text{H}_2$ ガスを流し続けた後、 $\text{H}_2$ ガスの流入も止め、反応室401内及びガス配管内を $1 \times 10^{-5}$  Torrまで真空排気した。

【0166】次に、 $\mu\text{-c-Si}$ からなるp型半導体層105を以下の手順で形成した。 $\text{H}_2$ ガスを500 sccm導入し、反応室401内の圧力が1 Torr、基板温度が200℃になるように設定した。基板温度が安定したところで $\text{SiH}_4$ ガス、 $\text{BF}_3/\text{H}_2$ ガスを流入させた。この時、 $\text{SiH}_4$ ガス流量が2 sccm、 $\text{H}_2$ ガス流量が100 sccm、 $\text{BF}_3/\text{H}_2$ ガス流量が500 sccm、圧力が1 Torrとなうように調整した。その後、RF電源409の電力を50Wに設定し、プラズマ410を生起させ、シャッター411を開け、i型半導体層104上にp型半導体層105の形成を開始し、層厚10 nmのp型半導体層105を形成したところでシャッター411を閉じ、RF電源409を切って、プラズマ410を消滅させ、p型半導体層105の形成を終えた。 $\text{SiH}_4$ ガス、 $\text{BF}_3/\text{H}_2$ ガスの流入を止め、2分間、 $\text{H}_2$ ガスを流し続けた後、 $\text{H}_2$ ガスの流入も止め、反応室401内及びガス配管内を $1 \times 10^{-5}$  Torrまで真空排気し、反応室401をリークした。

【0167】次に、p型半導体層105上に、透明電極106として、層厚70 nmのITOを抵抗加熱真空蒸着法で真空蒸着した。

【0168】次に透明電極106上に櫛形の穴が開いたマスクを乗せ、 $\text{Cr}$  (40 nm) /  $\text{Ag}$  (1000 nm) /  $\text{Cr}$  (40 nm) からなる櫛形の集電電極107

を電子ビーム真空蒸着法で真空蒸着した。

【0169】以上で太陽電池の作製を終えた。評価結果を表3に示す。尚、評価は(SC実1-1)を1としたときの相対値で示した。(SC実1-1)と(SC比1

-1)の差は主にフィルフィルターの差及び短絡電流の差が起因していた。

【0170】

【表3】

試料No	ナノリソ長 (nm)	傾斜角の 分布	傾斜角の 標準偏差	傾斜角 分布の 尖度	局所的谷 の角度の 平均値	局所的山 の角度の 平均値	導電率 ( $1/\Omega\text{cm}$ )	初期 変換効率	光 劣化後	振動 劣化後	高温高湿 逆471 試験後	総合 評価
SC実1-1	40	*	30	0.2	145	135	$10^{-4}$	1.00	1.00	1.00	1.00	◎
SC実1-2	40	*	45	0.1	133	121	$10^{-4}$	1.05	0.99	0.98	1.05	◎
SC比1-1	40	*	15	0.4	151	148	$10^{-4}$	0.87	0.89	0.95	1.00	×
SC比1-2	40	*	56	-0.5	142	138	$10^{-4}$	0.98	0.85	0.83	5.69	×

\*  $0^\circ$  を中心とした正規分布

【0171】《実施例2》支持基板101(SUS304)上に実施例1と同様にしてDCマグネトロンスパッタ法により種々の条件にて、膜厚は $1\mu\text{m}$ 、導電率 $10^{-4}(1/\Omega\text{cm})$ の透明導電層102を作製した。そのサンプルを酢酸2%で数秒と温度を変えてエッチングし、様々な試料を作成した。サンプリング長20nmで

表面の傾斜角の分布を求めた。その結果を表4に示す。

【0172】実施例1と同様に半導体層103~105としてpinアモルファスシリコン半導体太陽電池を積層して評価を行った結果を表4に示す。

【0173】

【表4】

試料No	ナノリソ長 (nm)	傾斜角の 分布	傾斜角の 標準偏差	傾斜角 分布の 尖度	局所的谷 の角度の 平均値	局所的山 の角度の 平均値	導電率 ( $1/\Omega\text{cm}$ )	初期 変換効率	光 劣化後	振動 劣化後	高温高湿 逆471 試験後	総合 評価
SC実2-1	20	*	38	0.02	130	135	$10^{-4}$	1.00	1.00	1.00	1.00	◎
SC比2-1	20	*	39	0.53	127	133	$10^{-4}$	0.80	0.91	0.87	2.00	×
SC比2-2	20	*	40	-1.3	133	138	$10^{-4}$	0.90	0.89	0.50	9.00	×

\*  $0^\circ$  を中心とした正規分布

【0174】《実施例3》支持基板101(SUS304)上に実施例1のような作製方法でマグネトロンスパッタ法により種々の条件にて、膜厚 $1\mu\text{m}$ 、導電率 $10^{-4}(1/\Omega\text{cm})$ の酸化スズ薄膜の透明導電層102を作製した。

【0175】傾斜角の分布の標準偏差を $30^\circ \pm 2^\circ$ に揃えて評価した。その表面の局所的谷の角度の平均を

求めた。その結果を表5に示す。

【0176】実施例1と同様に半導体層としてpinアモルファスシリコン半導体太陽電池を積層した。この時、i型半導体層104の堆積速度は $20\text{\AA}/\text{s}$ と速くした。評価結果を表5に示す。

【0177】

【表5】

試料No	ナノリソ長 (nm)	傾斜角の 分布	傾斜角の 標準偏差	傾斜角 分布の 尖度	局所的谷 の角度の 平均値	局所的山 の角度の 平均値	導電率 ( $1/\Omega\text{cm}$ )	収率	初期 変換効率	光 劣化後	振動 劣化後	高温高湿 逆471 試験後	総合 評価
SC実3-1	20	*	31	-1.0	159	140	$10^{-4}$	95	1.00	1.00	1.00	1.00	◎
SC実3-2	20	*	30	-0.5	150	143	$10^{-4}$	95	1.02	0.99	1.06	0.99	◎
SC実3-3	20	*	29	0	111	139	$10^{-4}$	95	1.03	0.99	1.02	1.03	◎
SC比3-1	20	*	28.5	0.4	90	141	$10^{-4}$	80	0.80	0.86	0.89	5.60	×
SC比3-2	20	*	32	0.3	80	142	$10^{-4}$	70	0.60	0.87	0.49	7.23	×

\*  $0^\circ$  を中心とした正規分布

【0178】《実施例4》透明導電層102を酸化イン

ジウム薄膜とし、傾斜角の分布の標準偏差を $30^\circ \pm$

2°に揃えた以外は、実施例3と同様にして太陽電池を作製した。結果を表6に示す。

【0179】

【表6】

試料No.	パターニング長 (nm)	傾斜角の 分布	傾斜角の 標準偏差	傾斜角 分布の 尖度	局所的谷 の角度の 平均値	局所的山 の角度の 平均値	導電率 ( $1/\Omega\text{cm}$ )	初期 変換効率	光 劣化後	振動 劣化後	高温高湿 経過後	総合 評価
SC実4-1	20	*	31	-0.5	140	140	$10^{-4}$	1.00	1.00	1.00	1.00	◎
SC比4-1	20	*	30	0.2	139	97	$10^{-4}$	0.90	0.89	0.85	6.31	×
SC比4-2	20	*	32	0.4	141	91	$10^{-4}$	0.75	0.87	0.69	8.83	×

\* 0°を中心とした正規分布

【0180】《実施例5》支持基板101(SUS304)上に実施例1のような作製方法でマグネトロンスパッタ法により種々の条件にて、透明導電層102として膜厚は1 $\mu\text{m}$ の酸化亜鉛薄膜を作製した。酸化亜鉛薄膜はターゲット上に酸化アルミニウムを埋め込み、同時にスパッタリングを行なった。酸化アルミニウムの添加量が多いほど導電率が大きくなった。

【0181】また、実施例1と同様に半導体層としてp i nアモルファスシリコン半導体太陽電池を積層した。この時、堆積室のクリーニングを行うことなく長期にわたって膜堆積を行った堆積室にてi型半導体層を堆積した。

【0182】サンプリング長20nmで表面形状を測定した。いずれも、0°を中心とした正規分布であって、傾斜角は、いずれも、 $35^\circ \pm 2^\circ$  尖度は $0.21 \pm 0.03$ 、局所的谷の角度の平均値は $145^\circ \pm 2^\circ$ 、局所的山の角度の平均値は $140^\circ \pm 2^\circ$ であって酸化アルミニウムの添加で明確な変化はなかった。

【0183】導電率の異なる膜を用いて光起電力素子を作り、光電変換効率を測定した結果を図9に示す。図9に示すように導電率が $10^{-8}$ ( $1/\Omega\text{cm}$ )以上であればシリーズ抵抗が大きくなりすぎて光電変換効率が低下してしまうということがなく、 $10^{-2}$ ( $1/\Omega\text{cm}$ )以下であればシャント抵抗が低下して収率が低下するといことがない。

【0184】この試料表面をSEM観察するといずれの試料も多数のピンホールが観察された。

【0185】《実施例6》支持基板101(SUS304)上に実施例1のような作製方法でマグネトロンスパッタ法により種々の条件にて、透明導電層102として膜厚1 $\mu\text{m}$ の酸化亜鉛薄膜を作製した。酸化亜鉛薄膜は

ターゲット上に該透明導電層に耐食性が高まる不純物として銅を埋め込み、同時にスパッタリングを行った。銅の添加量を変えてみたが導電率はあまり変化しなかった。この試料を塩化鉄30%水溶液中に5分間漬けた。塩化鉄水溶液はITOのパターニングに用いられるエッチャントである。銅を埋め込んだターゲットで作製した試料では変化が見られなかった。銅を埋め込んだターゲットで作製した試料と埋め込まなかった試料では、表面形状は有異な差はなかった。

【0186】また、実施例1と同様に半導体層としてp i nアモルファスシリコン半導体太陽電池を積層した後、ITOをパターニングするために塩化鉄30%水溶液中に1分間漬けた。光電変換効率を測定した結果、銅を埋め込まずに作製した試料では、変換効率が0.73倍に低下したが、銅を埋め込んだターゲットで作成した試料では変換効率の低下は見られなかった。

【0187】《実施例7》支持基板101(SUS304)上に金属層108の形成方法として前述したような作製方法でマグネトロンスパッタ法により種々の条件にて、金属層108として膜厚は50nmアルミニウム薄膜を作製した。金属層の表面形状をサンプリング長20nmで測定した。その結果を表7に示す。

【0188】その後、DCマグネトロンスパッタ法により透明導電層102として酸化亜鉛薄膜を作製した。膜厚は1 $\mu\text{m}$ とし、導電率は $10^{-4}$ ( $1/\Omega\text{cm}$ )とした。

【0189】また、実施例1と同様に半導体層としてp i nアモルファスシリコン半導体太陽電池を積層して評価した。評価結果を表7に示す。

【0190】

【表7】



材料名	金属層の表面形状				透明導電層の表面形状							総合評価				
	サンプル長 (mm)	傾斜角 の分布	傾斜角 の標準 偏差	傾斜角 分布の 尖度	サンプル長 (mm)	傾斜角 の分布	傾斜角 の標準 偏差	傾斜角 分布の 尖度	局所的 谷の 角度の 平均値	局所的 山の 角度の 平均値	導電率 ( $\Omega/\square$ )	初期 変換 効率	光 劣化後	振動 劣化後	高温 高湿 逆バイアス 試験後	総合 評価
SC実7-1	20	*	5	0.3	20	*	139	0.21	135	129	$10^{-4}$	1.00	1.00	1.00	1.00	◎
SC実7-2	20	*	10	0.02	20	*	138	0.22	132	130	$10^{-4}$	1.11	0.99	1.02	1.02	◎
SC実7-3	20	*	20	-0.4	20	*	140	0.21	133	131	$10^{-4}$	1.06	0.98	1.05	0.97	◎
SC比7-1	20	*	2	0.4	20	*	140	0.20	134	130	$10^{-4}$	0.99	0.87	0.87	5.00	×
SC比7-2	20	*	30	-0.9	20	*	139	0.21	133	131	$10^{-4}$	0.60	0.99	0.80	8.00	×

\* 0°を中心とした正規分布

【0191】

【発明の効果】本発明の光起電力素子は短絡電流を向上させ、かつ、開放電圧やフィルファクターを維持し、光起電力素子を向上させることができる。また、光起電力素子の光劣化、振動劣化を改善でき、なおかつ、高温高湿環境にて逆バイアスがかかるような状態においても耐久性を向上させることができる。

【図面の簡単な説明】

【図1】(a)(b)ともに本発明の光起電力素子の一例を示す模式的な断面図である。

【図2】図2(a)は透明導電層の表面形状の傾斜角の概念図であり、図2(b)は、その局所的谷、局所的山の概念図である。

【図3】本発明の透明導電層付き基板の金属層及び透明導電層を形成するための装置の一例を示す模式的な断面図である。

【図4】本発明の光起電力素子の半導体層を形成する装置の一例を示す模式的な断面図である。

【図5】透明導電層の表面の傾斜角分布を示すグラフである。

【図6】透明導電層の表面の中心線平均粗さRaと短絡光電流の関係を示すグラフである。

【図7】透明導電層の表面の傾斜角の分布の標準偏差と短絡光電流の関係を示すグラフである。

【図8】サンプリング長をパラメータとした透明導電層の表面の傾斜角の分布の標準偏差と短絡光電流の関係を示すグラフである。

【図9】透明導電層の導電率と光電変換効率の関係を示すグラフである。

【符号の説明】

101 支持基板

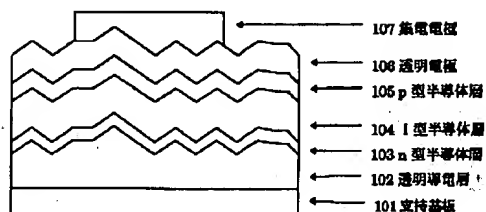
102 透明導電層

103 n型半導体層  
 104 i型半導体層  
 105 p型半導体層  
 106 透明電極  
 107 集電電極  
 108 金属層  
 301 堆積室  
 302 基板ホルダー  
 303 基板  
 304 ヒーター  
 305 マッチングボックス  
 306 RF電源  
 307 金属ターゲット  
 308 透明導電層用ターゲット  
 309 ターゲット  
 310、312 DC電源  
 311 RF電源  
 313、314、315 シャッター  
 316 排気管  
 317 ガス導入管

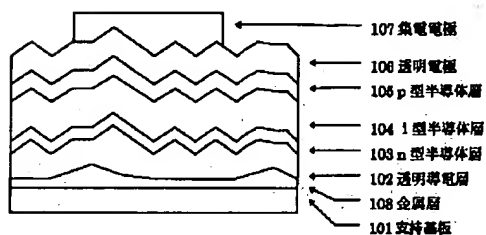
318 回転軸  
 319 プラズマ  
 320 ガス導入方向  
 321 排気方向  
 401 反応室  
 402 基板  
 403 ヒーター  
 404 コンダクタンスバルブ  
 405 マイクロ波導波管  
 406 マイクロ波導入部  
 407 マイクロ波導入窓  
 408 RF導入部  
 409 RF電源  
 410 プラズマ  
 411 シャッター  
 412 マイクロ波の進行方向  
 413 排気方向  
 414 排気管  
 415 ガス導入管  
 416 ガス導入方向

【図1】

(a)

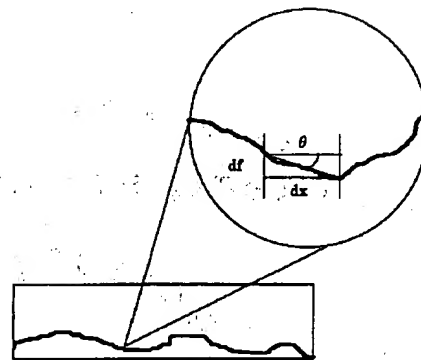


(b)

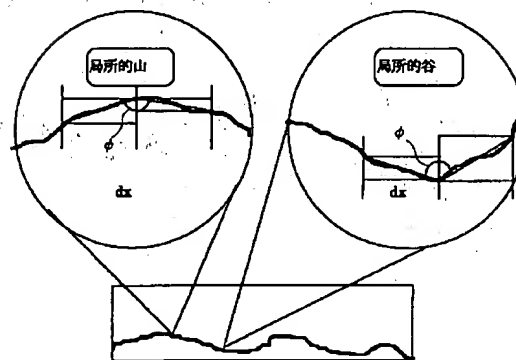


【図2】

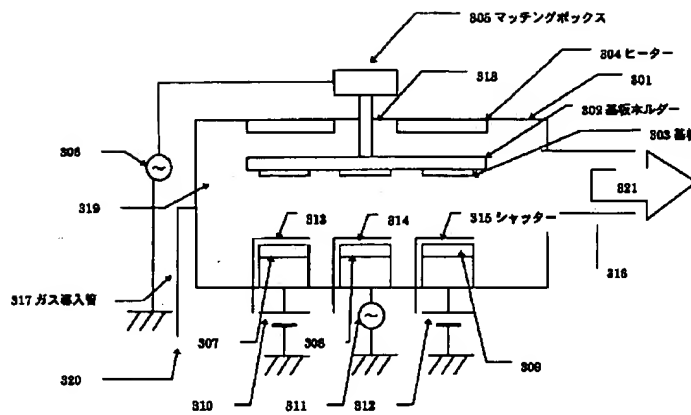
(a)



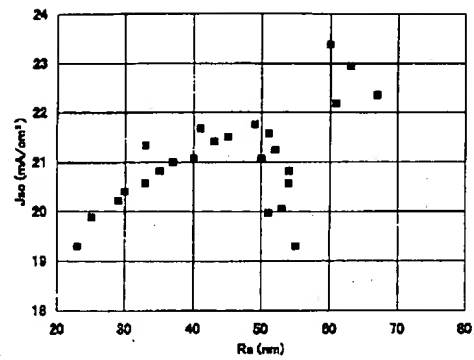
(b)



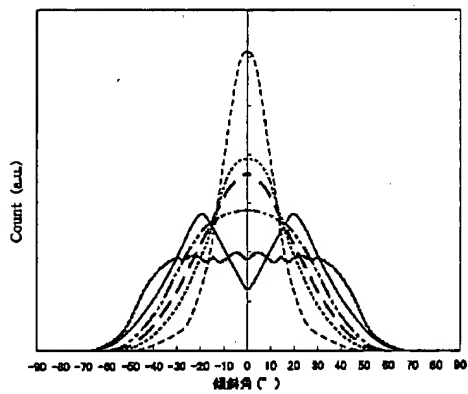
【図3】



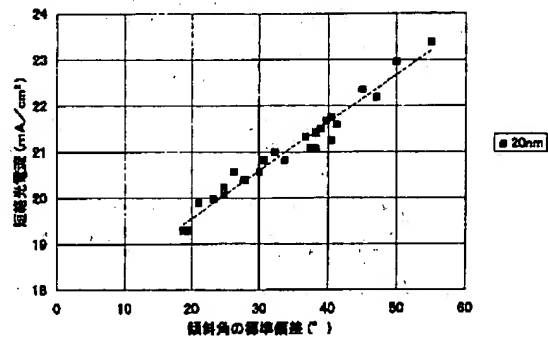
【図6】



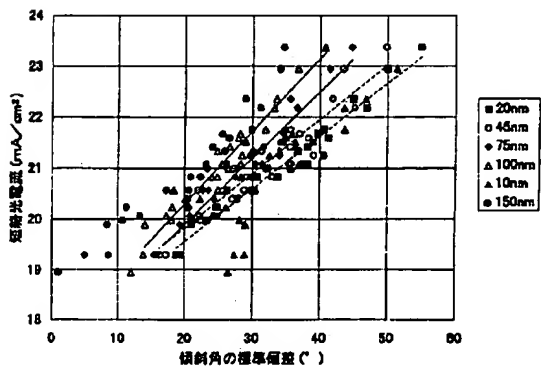
【図5】



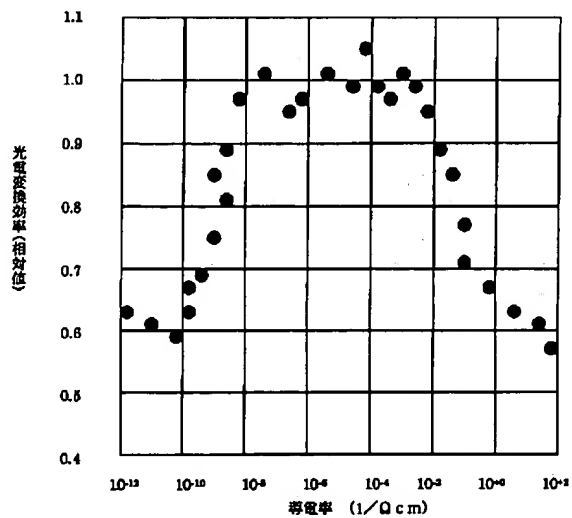
【図7】



【図8】



【図9】



【図4】

